

## 功能描述

DK906 是一款原边反激式 AC-DC 开关电源控制芯片，芯片集成了 700V 高压开关功率管和初级峰值电流检测电路，芯片内还包含有原边反馈恒流、恒压控制及自供电电路，并具有输出线缆补偿功能，芯片采用高集成度的 CMOS 电路设计，外围元件极少，变压器设计简单，隔离输出电路的变压器只需要两个绕组。

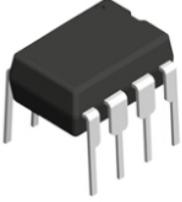
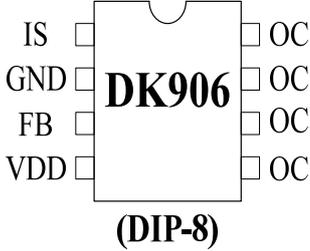
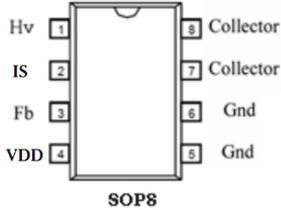
## 产品特点

- l 全电压输入 85V—265V。
- l 内置 700V 高压开关功率管。
- l 芯片内集成了高压恒流启动电路，无需外部加启动电阻。
- l 专利的原边反馈控制算法，无需辅助绕组。
- l 专利的自供电技术，无需外部绕组供电。
- l 内置 PWM 振荡电路，并设有抖频功能，保证了良好的 EMC 特性。
- l  $\pm 2\%$ 恒压电压精度， $\pm 5\%$ 恒流精度。
- l 过温、过流、过压以及短路保护。
- l 4KV 防静电 ESD 测试。

## 应用领域

6W 以下 AC-DC 应用包括：电源适配器、LED 电源、电磁炉、空调、DVD 等小家电产品。

## 封装与引脚定义 (DIP8)

		 <p style="text-align: center;"><b>DK906</b> (DIP-8)</p>				 <p style="text-align: center;"><b>SOP8</b></p>	
引脚	符号	功能描述	引脚	符号	功能描述		
1	IS	电流检测引脚，接法 1：IS 接电阻对地时，电阻值 RS 必须大于 700mΩ，最大 Ip 电流为 Vlim/RS；接法 2：IS 脚直接接地，最大 Ip 电流固定为 333mA。	1	HV	外部对 OC 接 2.2M 电阻		
2	GND	芯片地。	2	IS	电流检测引脚，接法 1：IS 接电阻对地时，电阻值 RS 必须大于 700mΩ，最大 Ip 电流为 Vlim/RS；接法 2：IS 脚直接接地，最大 Ip 电流固定为 333mA。		
3	FB	原边反馈引脚。	3	FB	原边反馈引脚。		
4	VDD	芯片的工作电源正端，外部对地接 10uF-47uF 电容。	4	VDD	芯片的工作电源正端，外部对地接 10uF-47uF 电容。		
5, 6, 7, 8	OC	芯片内部高压功率管的漏极引脚。	5, 6	GND	芯片地。		
			7, 8	OC	芯片内部高压功率管的漏极引脚。		

## 极限参数

供电电压 VDD .....	-0.3V--8V
供电电流 VDD .....	100mA
引脚电压 .....	-0.3V--VDD+0.3V
功率管耐压 .....	-0.3V--730V

DK906——6W 原边反馈恒流、恒压电源芯片

峰值电流	.....	350mA
总耗散功率	.....	1000mW
工作温度	.....	-25°C--+125°C
储存温度	.....	-55°C--+150°C
焊接温度	.....	+280°C/5S

## 电气参数

项目	测试条件	最小	典型	最大	单位
VDD 工作电压	AC 输入 85V-----265V	4	4.7	6	V
VDD 启动电压	AC 输入 85V-----265V	4.5	4.7	5	V
VDD 重启电压	AC 输入 85V-----265V	3.3	3.6	3.9	V
VDD 保护电压	AC 输入 85V-----265V	6	6.2	6.5	V
VDD 工作电流	VDD=5V, Fb=2V			40	mA
高压启动电流	AC 输入265V			0.5	mA
启动时间	AC 输入 85V			500	mS
功率管耐压	Ioc=1mA	700			V
功率管最大电流	VDD=5V			350	mA
IS 最大开通电压	VDD=5V	360	400	440	mV
IS 最小开通电压	VDD=5V	80	100	120	mV
恒压基准电压	VDD=5V	2.45	2.5	2.55	V
工作频率	VDD=5V	16k		65k	hz
最小开通时间	VDD=5V		500		ns
开路保护电压	VDD=5V, 测量FB电压		3.7		V
短路保护阈值	VDD=5V, 测量FB电压		1.3		V
温度保护	VDD=5V	120	130	140	°C

## 工作原理

### 峰值电流和最大输出功率

IS 引脚对地电阻  $R_{IS}$  为电流取样电阻，用于设定整个开关电源系统的最大输出功率，根据公式  $V_{IN} * T_{ON} = L_p * I_p$ ，为保证输出足够大的功率，在低压  $V_{IN}=100V$  时，开通时间最大为 8us，并结合输出功率计算公式  $P_{O\max} = \frac{1}{2} L_p * I_{p\max}^2 * F_{S\max} * h$ ， $h$  为系统效率，可得  $I_p = \frac{2 * P_{O\max}}{V_{IN} * T_{ON} * F_{S\max} * h}$ ，而  $L_p = \frac{2 * P_{O\max}}{I_p^2 * F_{S\max} * h}$ 。

### 上电启动

芯片内置高压启动电流源；上电后启动电流对外部的 VDD 储能电容充电，当 VDD 电压达到 5.0V 的时候，上电启动过程结束，芯片进入软启动阶段。

### 软启动

上电启动后的 4ms，芯片工作在 16kHz，峰值电流为  $\frac{1}{2} * I_{p\max}$ ；上电启动延时 1ms 后，开始检测 FB 电压。

### FB 检测

反激阶段，输出电压通过初级或者辅助级绕组耦合关系映射到 FB 引脚；芯片通过检测 FB 口电压间接检测并稳定输出电压或者输出电流；芯片在检测到  $FB > 0.7V$  后，判定为反激开始；为防止误检测到漏感电压，芯片在反激延时 2us 后开始采样 FB 电压。采样后的 FB 电压和内部 2.5v 电压基准做误差放大，误差放大器的输出控制初级峰值电流  $I_p$ ，调节输出电压和输出电流。

### 恒流模式

当负载超过最大输出功率时，输出电压减小，FB 电压小于 2.5v，芯片工作在恒流模

式。输出电流  $I_o \approx \frac{1}{4} * I_{p \max} * N$ 。随着负载的增大，输出电压降低， $F_s$  减小。

## 恒压模式

参照文章后半部分的典型应用图：

双绕组恒压应用： $V_{OUT} \approx \frac{2.5v * N_s}{N_p} * (1 + \frac{R_{FB2}}{R_{FB1}}) - V_d$ （参考典型双绕组恒压应用， $V_d$  为

次级整流二极管电压）；

三绕组恒压应用： $V_{OUT} \approx \frac{2.5v * N_s}{N_A} * (1 + \frac{R_{FB2}}{R_{FB1}}) - V_d$ （参考典型三绕组恒压应用）

当负载小于最大输出功率时，芯片工作在恒压模式。芯片根据负载动态调节峰值电流和工作频率；重载时，工作频率固定为  $65kHz$ ，芯片工作在 PWM。当负载减小时， $I_p$  减小；当负载进入到轻载时，工作频率会由  $65kHz$  线性减小到  $20kHz$ ，芯片工作在 PFM；当负载更轻或者待机时，为减少待机功耗，芯片工作在间歇模式。

## 自供电

芯片使用了专利的自供电技术，控制 VDD 的电压在  $4.7V$  左右，提供芯片本身的电流消耗，无需外部辅助绕组提供。

## 线缆补偿

内置线缆补偿电路，减小不同负载时由于线缆阻抗产生的输出电压误差。线补电流  $I_{comp}$  随负载增加而增大，最大为  $12\mu A$ ，对于三绕组应用线补电压为  $2 * \frac{N_s}{N_A} * I_{COMP} * R_{FB2}$ ，

对于两绕组应用线补电压为  $2 * \frac{N_s}{N_p} * I_{COMP} * R_{FB2}$ 。

## 电源异常

因外部的某种异常引起的 VDD 电压高于  $6.2V$  时，芯片进入 VDD 过压保护。

## FB 口检测异常保护

次级开路时, Vor 电压会不断升高;当芯片检测到 FB 电压超出 3.7v, 进入异常保护。  
FB 电阻断路保护: 上电时, 芯片检测到 FB 电阻断路, 进入异常保护。

## 功率管过压保护

为防止功率管过压, 当芯片检测到功率管端电压超过 600v 时, 进入功率管过压保护。

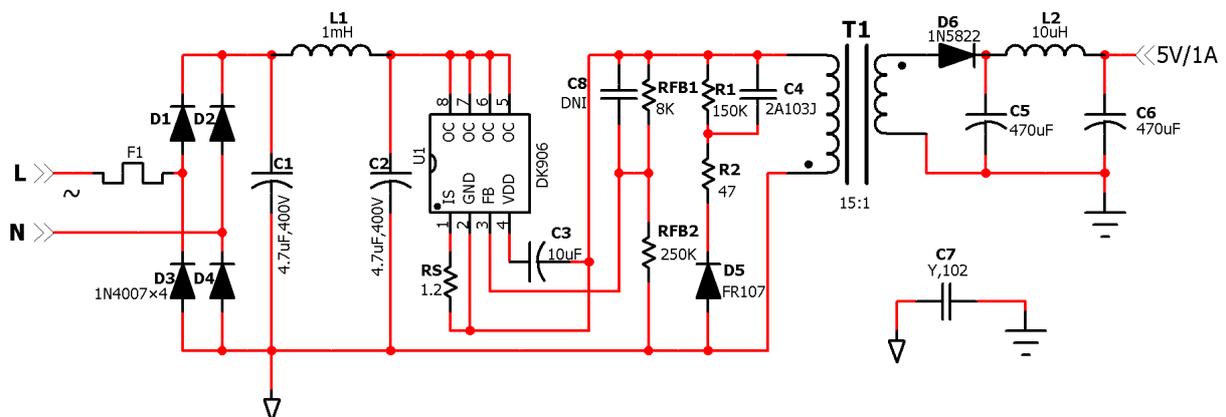
## 短路保护:

为防止次级短路, 芯片采样检测到 FB 电压低于 1.3v 并且持续时间超过 8ms, 进入短路保护。

## 过温保护:

任何时候检测到芯片温度超过 130℃, 立即启动过温保护, 停止输出脉冲, 直到过温状况解除。

## 典型应用一: 两绕组 5V1A



元器件清单

序号	元件名称	规格/型号	位号	数量	备注
1	保险丝	F1A/AC250V	F1	1	

## DK906——6W 原边反馈恒流、恒压电源芯片

2	整流二极管	1N4007	D1~D4	4	
3	二极管	FR107	D5	1	
4		1N5822	D6	1	
5	电解电容	4.7uF/400V	C1, C2	2	
6		10uF/16V	C3	1	
7		470uF/16V	C5, C6	2	
8	电感	1mH/EMI	L1	1	
9		10uH/1.2A	L2	1	
10	瓷片电容	2A103J	C4	1	
11		Y电容102	C7	1	
12		DNI	C8	1	
13	色环电阻	150K/0.25W	R1	1	精度1%
14		47	R2	1	精度1%
15		1.2/0.25W	Rs	1	精度1%
16		250K	RFB2	1	精度1%
17		8K	RFB1	1	精度1%
18	IC	DK906	U1	1	
19	变压器	EE13	T1	1	

### 变压器设计:

#### 1、参数确定

变压器设计时,需要先确定电路参数如下:输入电压范围:AC 85V~265V,输出电压及电流:DC5V/1A,最大开关频率 60khz,最大占空比 50%。

#### 2、磁心的选择

先计算出电源的输入功率  $P=P_{out}/h$  ( $h$  指开关电源的效率,设为 0.75),而  $P_{out}=V_{out}*I_{out}=5V*1A=5W$ ,即  $P_{in}=5W/0.75=6.7W$ ,可用 EE13 磁心,  $A_e=17.1mm^2$ 。

#### 3、确定变压器的匝比

变压器的反激电压  $V_{or}$  设定为取值在 60V~120V 之间,一般建议  $V_{or}$  取 80V,因此:

$$N = \frac{V_{or}}{V_{out}} = \frac{80V}{5.5V} \approx 15$$

#### 4、计算 $R_s$ 电阻:

$$\text{如前所述 } I_p = \frac{2 * P_{o \max}}{V_{IN} * T_{ON} * F_s \max * h} = \frac{2 * 5W}{100V * 8\mu s * 60K * 0.75} \approx 280mA,$$

$$\text{根据 } I_p \max = \frac{400mv}{R_s + 0.1} \Rightarrow R_s \approx 1.3ohm, \text{ 实测修正为 } R_s \approx 1.2ohm \text{ 正好输出 } 5W.$$

5、计算电感：由  $P_{in} = \frac{1}{2} L * I_p^2 * F_s$  得

$$L = \frac{2 * P_{O \max}}{I_p^2 * F_s \max * h} = \frac{2 * 5W}{0.28A^2 * 60K * 0.75} \approx 2.8mH$$

电感取 2.8mH。

6、计算原边匝数  $N_p$ ：由磁通链的两个公式  $I = N_p * A_e * B$  及  $I = L * I_p$  得

$$N_p = \frac{L * I_p}{B * A_e}$$

变压器的设计时最大磁感应强度不能大于 0.4T，(铁氧体的饱和磁感应强度一般为 0.4T 左右)，由于单端反激电路工作在 B-H 的第一象限，磁心又存在剩磁  $B_r$  约为 0.1T，所以最大的工作磁通  $B_{\max}$  最大只有 0.4T-0.1T=0.3T。 $B_{\max}$  最大不能超过 0.3T，公式中取值 0.25T；EE13 磁心的中柱截面积为  $A_e=17.1mm^2$

$$N_p = \frac{L * I_p}{B * A_e} = \frac{2.8mH * 280mA}{0.25T * 17.1mm^2} \approx 183 \text{ 匝}$$

为是次级圈数为整数，取初级圈数取为 180 匝。

7、计算副边匝数  $N_s$

$$N_s = N_p / N = 180 / 15 = 12 \text{ 匝}$$

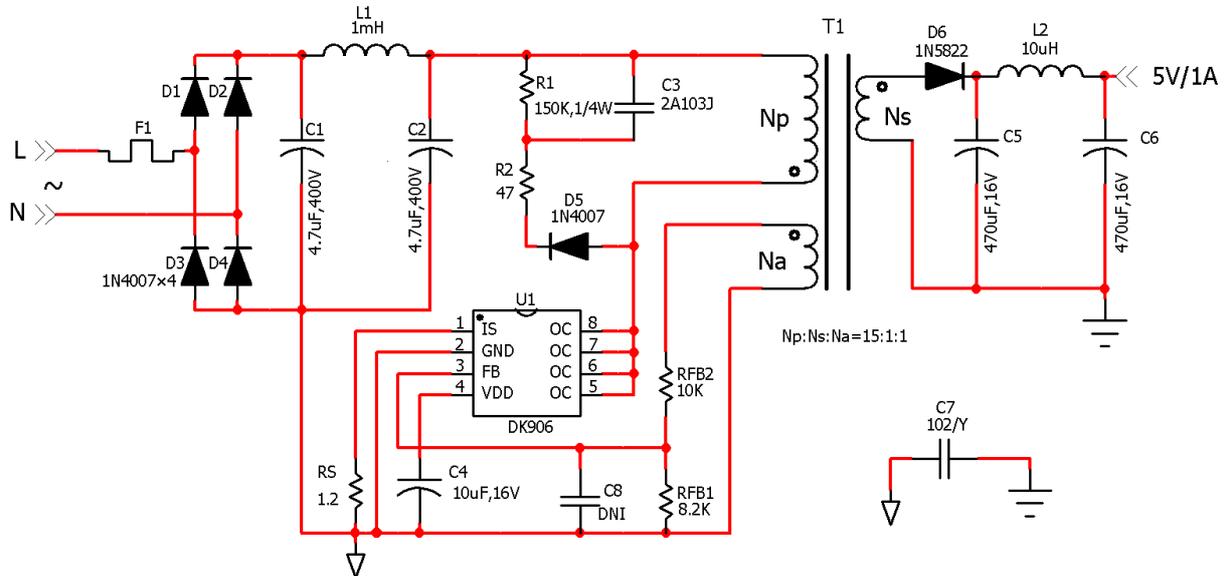
8、变压器的漏感

由于变压器不是理想器件，在制造过程中一定会存在漏感，漏感会影响到产品的稳定及安全，所以要减小漏感，三明治绕线方式可以减小漏感，需要同时兼顾 EMI 的要求。

### 其他设计注意事项

- 1、功率器件是需要散热的，芯片的主要热量来自功率管，功率管与引脚 OC 相连接，所以在 PCB 布线时，应该将 OC 引脚外接的铜箔的面积加大并作镀锡处理以增大散热能力。
- 2、芯片的 OC 引脚是芯片的高压部份，最高电压可达到 600V 以上，所以在线路布置上要与低压部份保证 1.5mm 以上的安全距离，以避免电路出现击穿放电现象。
- 3、芯片的自供电电路是工作在高频，过长及过细的引线将会引起芯片的工作异常，所以芯片的 第 4 引脚的外接 VDD 电容要尽可能的靠近芯片并加大引线的面积。

## 典型应用二：三绕组 5V1A



元器件清单

序号	元件名称	规格/型号	位号	数量	备注
1	保险丝	F1A/AC250V	F1	1	
2	整流二极管	1N4007	D1~D4	4	
3	二极管	1N4007	D5	1	
4		1N5822	D6	1	
5	电解电容	4.7uF/400V	C1, C2	2	
6		10uF/16V	C4	1	
7		470uF/10V	C5, C6	1	
8	电感	1mH/EMI	L1	1	
9		10uH/1.2A	L2	1	
10	瓷片电容	2A103J	C3	1	
11		Y电容102	C7	1	
12		瓷片电容	C8	1	
13		150K/0.25W	R1	1	精度1%
14	47	R2	1	精度1%	
15	色环电阻	1.2/0.25W	Rs	1	精度1%
16		10K	RFB2	1	精度1%
17		8.2K	RFB1	1	精度1%
18	IC	DK906	U1	1	
19	变压器	EE13	T1	1	

**变压器设计:**

## 1、参数确定

变压器设计时,需要先确定电路参数如下:输入电压范围:AC 85V~265V,输出电压及电流:DC5V/1A,最大开关频率 60kHz,最大占空比 50%。

## 2、磁心的选择

先计算出电源的输入功率  $P=P_{out}/h$  ( $h$  指开关电源的效率,设为 0.75),而  $P_{out}=V_{out}*I_{out}=5V*1A=5W$ ,即  $P_{in}=5W/0.75=6.7W$ ,可用 EE13 磁心,  $A_e=17.1mm^2$ 。

## 3、确定变压器的匝比

变压器的反激电压  $V_{or}$  设定为取值在 60V~120V 之间,一般建议  $V_{or}$  取 80V,因此:

$$N = \frac{V_{or}}{V_{out}} = \frac{80V}{5.5V} \approx 15$$

4、计算  $R_s$  电阻:

$$\text{如前所述 } I_p = \frac{2 * P_{o \max}}{V_{IN} * T_{ON} * F_s \max * h} = \frac{2 * 5W}{100V * 8\mu s * 60K * 0.75} \approx 280mA,$$

$$\text{根据 } I_{p \max} = \frac{400mv}{R_s + 0.1} \Rightarrow R_s \approx 1.3ohm, \text{ 实测修正为 } R_s \approx 1.2ohm \text{ 正好输出 } 5W.$$

5、计算电感:由  $P_{in} = \frac{1}{2} L * I_p^2 * F_s$  得

$$L = \frac{2 * P_{o \max}}{I_p^2 * F_s \max * h} = \frac{2 * 5W}{0.28A^2 * 60K * 0.75} \approx 2.8mH$$

电感取 2.8mH。

6、计算原边匝数  $N_p$ :由磁通链的两个公式  $I = N_p * A_e * B$  及  $I = L * I_p$  得

$$N_p = \frac{L * I_p}{B * A_e}$$

变压器的设计时最大磁感应强度不能大于 0.4T,(铁氧体的饱和磁感应强度一般为 0.4T 左右),由于单端反激电路工作在 B-H 的第一象限,磁心又存在剩磁  $B_r$  约为 0.1T,所以最大的工作磁通  $B_{\max}$  最大只有 0.4T-0.1T=0.3T。 $B_{\max}$  最大不能超过 0.3T,公式中取值 0.25T;EE13 磁心的中柱截面积为  $A_e=17.1mm^2$

$$N_p = \frac{L * I_p}{B * A_e} = \frac{2.8mH * 280mA}{0.25T * 17.1mm^2} \approx 183 \text{ 匝}$$

为是次级圈数为整数,取初级圈数取为 180 匝。

7、计算副边匝数  $N_s$  和辅助绕组匝数

$$N_s = N_p / N = 180 / 15 = 12 \text{ 匝}$$

辅助绕组匝数与次级一致,并且绕制变压器时贴下次级绕组。

## 8、变压器的漏感

由于变压器不是理想器件,在制造过程中一定会存在漏感,漏感会影响到产品的稳

定及安全，所以要减小漏感，三明治绕线方式可以减小漏感，需要同时兼顾 EMI 的要求。

### 其他设计注意事项

1、功率器件是需要散热的，芯片的主要热量来自功率管，功率管与引脚 OC 相连接，所以在 PCB 布线时，应该将 OC 引脚外接的铜箔的面积加大并作镀锡处理以增大散热能力。

2、芯片的 OC 引脚是芯片的高压部份，最高电压可达到 600V 以上，所以在线路布置上要与低压部份保证 1.5mm 以上的安全距离，以避免电路出现击穿放电现象。

3、芯片的自供电电路是工作在高频，过长及过细的引线将会引起芯片的工作异常，所以芯片的第 4 引脚的外接 VDD 电容要尽可能的靠近芯片并加大引线的面积。

## 封装尺寸

### DIP-8

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.510		0.020	
A2	3.200	3.600	0.126	0.142
B	0.380	0.570	0.015	0.022
B1	1.524 (BSC)		0.060 (BSC)	
C	0.204	0.360	0.008	0.014
D	9.000	9.400	0.354	0.370
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540 (BSC)		0.100 (BSC)	
L	3.000	3.600	0.118	0.142
E2	8.400	9.200	0.331	0.354

